

WIDE Technical-Report in 2011

Handmade WG 2011年度活動  
報告  
wide-tr-handmade-report-2011-00.pdf



WIDE Project : <http://www.wide.ad.jp/>

*If you have any comments on WIDE documents, please contact to  
board@wide.ad.jp*

Title: Handmade WG 2011 年度活動報告  
Author(s): 大江 将史, 島 慶一  
Date: 2011-12-31

# Handmade WG 2011 年度活動報告

大江 将史\*

島 慶一†

2011 年 12 月 31 日

## 1 はじめに

Handmade WG は、内容の如何に関わらず、ハードウェア技術を活用してネットワーク技術の研究活動に役立つ為の基礎をお互いに学習する場、またソフトウェアのみの技術では解決が困難な課題をハードウェア技術を用いて解決できるようなアイデアを考えていく場、また新しいソフトウェアアーキテクチャを自らの手で考えていく場として 2010 年 10 月に設立された。

2011 年度の主な活動を以下に示す。

- NetFPGA Tokyo Tutorial 2011 のホスティング
- Xilinx FPGA 勉強会
- 40G ハンドメイドルータ

以降、各章でそれぞれの活動に関して詳細に報告する。

## 2 NetFPGA Tokyo Tutorial 2011 のホスティング

NetFPGA[1] はスタンフォード大学主導で設計された FPGA 制御可能なネットワークインターフェースカードである。Handmade WG では、FPGA によるハードウェア処理を活用した研究開発をひとつの手段と捉えており、次章で述べるような勉強会を開催している。NetFPGA は、我々が容易に入手できるネットワークインターフェースカードであり、高度なハードウェア処理を記述できることから、活用の準備を進めている。

今回、スタンフォードの NetFPGA 研究開発メンバーから東京での NetFPGA チュートリアル開催の打診を

表 1: NetFPGA Tokyo Tutorial 2011 開催概要

開催日時	2011 年 12 月 5 日 (月) 13:00~17:00
場所	IIJ イノベーションインスティテュート
URL	<a href="http://netfpga.org/tutorials/CoNext2011/index.php">http://netfpga.org/tutorials/CoNext2011/index.php</a>
参加者数	21 名

受け、Handmade WG の活動の一環として IIJ、IIJ イノベーションインスティテュート、および日本電気の協力を得て、東京チュートリアルをホストした。表 1 が開催概要である。

チュートリアルの概要は以下の通りである。

### NetFPGA Tokyo Tutorial 2011 Abstract

The NetFPGA is an open platform enabling researchers and instructors to build high-speed, hardware-accelerated networking systems. The platform can be used in the classroom to teach students how to build Ethernet switches and Internet Protocol (IP) routers using hardware rather than software. The platform can be used by researchers to prototype advanced services for next-generation networks.

By using Field Programmable Gate Arrays (FPGAs), the NetFPGA enables new types of packet routing circuits to be implemented and detailed measurements of network traffic to be obtained. During the tutorial, attendees will learn about the NetFPGA platform and how it can be used. We will demonstrate the use of the reference router

\*国立天文台

†株式会社 IIJ イノベーションインスティテュート

to dynamically re-route traffic using PW-OSPF with streaming video traffic. We will also show how we can extend existing designs to experiment with buffer sizes.

No knowledge of Verilog/VHDL is required to attend the tutorial, although knowledge of these languages is needed to program NetFPGA.

---

チュートリアルプログラムを以下に示す。

## 1. Introduction to the Program

(a) Users (Professors & Researchers)

(b) What is the NetFPGA

- Board
- Tools & Reference Designs
- Contributed Projects
- Community

## 2. Hardware Overview

(a) NetFPGA 1G

- Gigabit Ethernet interfaces
- Field Programmable Gate Array (FPGA) Logic
- Random Access Memory (RAM)
- PCI Interface

(b) NetFPGA 10G

- SPF+ interfaces
- Field Programmable Gate Array (FPGA) Logic
- Random Access Memory (RAM)
- PCIe interface

## 3. Brief recap of IP/Routing

## 4. Example 1: Basic Functionality (reference router)

- PW-OSPF
- Routing Tables

表 2: Xilinx FPGA 勉強会開催概要

開催日	2011年10月4日(火)および14日(金)
場所	ザイリンクス株式会社
参加者数	5名

- Dynamic re-routing

## 5. Example 2: Advanced Functionality (buffer sizing based on reference router)

- Brief introduction of buffer sizing
  - Rule-of-thumb for the buffer size
  - Round-trip propagation delay
  - Capacity of bottleneck link
  - Number of active flows
- Additional hardware
  - Event capture module
  - Rate limiter
- Experiments
  - Netperf
  - HD video transport

## 6. Discussion

NetFPGA 関連イベントは、これまで中国や韓国では開催されてきたものの、日本では開催されていなかった。今回、日本で初めてスタンフォード大学スタッフによるチュートリアルが開催されたことにより、我々を含む多くの日本人研究者が、FPGA によるハードウェアアクセラレーション技術に興味を持ち、自身の研究に役立ててもらえる事を期待する。

## 3 Xilinx FPGA 勉強会

Handmade WG では、FPGA 活用のための基本的な知識を身につけるため、ザイリンクス株式会社に協力いただいて FPGA プログラミング勉強会を開催している。この活動は昨年度から継続して実施しているものであり、当初 2011 年 3 月に第 3 回となる勉強会を予定していたものの、東日本大震災の影響で 2011 年秋に延期された。表 2 に開催概要を示す。

勉強会の内容は、ザイリンクス株式会社が実施しているチュートリアルコース「エンベデッド オープンソース Linux 開発<sup>1</sup>」を WIDE プロジェクト Handmade WG 向けに修正したものである。以下に概要を引用する。

---

#### エンベデッド オープンソース Linux 開発

中級レベルのエンベデッドシステム設計者向けのこのコースでは、ザイリンクス開発ボードにエンベデッドオープンソース Linux オペレーティングシステムを作成する方法について 2 日間に渡って説明します。このコースは、環境構築から、ザイリンクスカーネル ツリーからの Linux 2.6 を含む基本的なシングルプロセッサシステムオン チップ (SoC) デザインを用いたシステムのブートまでを受講者が実践的に行うよう構成されています。

このコースでは、エンベデッド Linux コンポーネント、オープンソースコンポの使用、環境の設定、ネットワークコンポーネント、エンベデッド Linux プラットフォームのデバッグ / プロファイルオプションについて説明します。コース全体を通して、ザイリンクス ツールフローを使用したエンベデッド Linux 開発の理解に重点を当てています。

---

## 4 40G ハンドメイドルータ

高速ネットワークへの要求は、特に大きなデータを取り扱う High Performance Computing 分野や天文/物理系分野に見られる。現状、40Gbps を転送できるルータ製品もハイエンド機器として利用されているものの、それらの製品は一般的に高価である。用途としては主にインターネットサービスプロバイダの基幹網、大規模エンタープライズネットワーク向けであり、我々が日常のデータをやりとりするために導入できるものではない。しかしながら、前述のような研究分野の研究者は日常的に大量のデータを取り扱う環境にあり、また計測地点(データの発生地)とデータの解析地点が

<sup>1</sup><http://japan.xilinx.com/training/embedded/embedded-linux-design.htm>

離れている場合が多く、高速ネットワークへの要求は切実である。

Handmade WG では国立天文台の大江により、PC および安価に入手できる PC 用高速ネットワークインターフェースアダプタを用いた、40Gbps クラスのルータの構成を検証している。2011 年 12 月に開催された研究会では、以下のネットワークインターフェースアダプタが検証対象となっており、性能計測中である。

- Chelsio<sup>2</sup> T4 T440-CE (40GbE/10GbE×4) / T420 (10GbE×2)
- Myricom<sup>3</sup> Myrinet 10G-PCIE2-8B2-2S (10GbE×2)

ネットワークで計測データを収集するためには、受け側にネットワーク帯域を超える速度で書き込みできるストレージ環境が当然必要であり、こちらに関しても、昨年度から引き続き SSD と RAID 構成を併用した高速ストレージの検証が進んでおり、Crucial<sup>4</sup> M4 512GB SSD×16 と LSI<sup>5</sup> MegaRAID 9265-i8×2 を用いた構成で 4200MB/秒の書き込みが可能な筐体を試作している。

今後も検証を進め、ネットワークを経由した大容量データ転送および保存システムを安価に構築する技術を確立していく。

## 5 まとめ

2011 年度は、昨年度に引き続き FPGA の基礎を学ぶ機会をメンバーに提供するとともに、研究分野で広く利用されている NetFPGA のチュートリアルのホスティングを行い、開発の下地を作る活動を行った。また、現場の研究者の要求からネットワーク、ストレージに対する必要事項を洗い出し、それを実現するためのストレージ環境、ルータ環境の試作などを開始した。Handmade WG は、自身の研究に必要となる研究機材を自ら作り出して研究を促進する目的で活動している。今後も各研究者の創意工夫を共有し、WG メンバーの研究促進はもちろん、WIDE プロジェクト全体の研究促進につなげていくつもりである。

<sup>2</sup><http://www.chelsio.com/>

<sup>3</sup><http://www.myricom.com/>

<sup>4</sup><http://www.crucial.com/>

<sup>5</sup><http://www.lsi.com/>

## 参考文献

- [1] NetFPGA. NetFPGA, December 2011.  
<http://netfpga.org/>.